OTTO VON GUERICKE UNIVERSITÄT MAGDEBURG

INF FAKULTÄT FÜR INFORMATIK

Institut für Verteilte Systeme

Technische Informatik I Klausur WS 2014

09.02.2014
10:00 - 12:00 Uhr

Matr.-Nr.: _____

Name: _____

Studiengang: _____

Schein: ☐ ja ☐ nein

Aufgabe	01	02	03	04	05	06	07	08	09	10	Summe
max. Punktzahl	7	10	19	11	8	12	11	7	9	6	100
Punktzahl											

Hinweise

- Bitte prüfen Sie als Erstes die Vollständigkeit ihres Klausurexemplars (*insgesamt 26 Aufgaben- und Notizseiten und zusätzlich ein Blatt Maschinenbefehle*).
- Bitte füllen Sie als Zweites das Deckblatt aus!
- Lösen Sie nicht die Klammer, mit der die Blätter der Arbeit verbunden sind.
- Schreiben Sie alle Lösungen in die dafür vorgesehenen Felder auf den Aufgabenblättern.
- Für Nebenrechnungen können die Lösungsfelder, die Rückseiten der Blätter, sowie die zusätzlichen Blätter am Ende des Klausurexemplars genutzt werden.
- Zum Bearbeiten der Aufgaben stehen insgesamt 120 Minuten zur Verfügung.
- Hilfsmittel jeglicher Art sind nicht erlaubt.
- Es darf nur ausgegebenes Papier zum Lösen der Aufgaben verwendet werden.
- Falsch beantwortete Multiple-Choice-Fragen werden mit einem negativen Punkt bewertet. Ein negatives Ergebnis eines Multiple-Choice-Aufgabenbereichs wird mit 0 Punkten gewertet. Negative Punkte wirken sich also nur auf die Multiple-Choice-Aufgabe und nicht auf andere Aufgabenbereiche aus.

1 Boolesche Algebra [7 Pkt.]

Gegeben sei folgende Wahrheitswerttabelle:

Eingabe			Ausgabe			
x	s_0	s_1	y_0	y_1	y_2	y_3
0	0	0	0	0	0	0
0	0	1	0	0	0	0
0	1	0	0	0	0	0
0	1	1	0	0	0	0
1	0	0	1	0	0	0
1	0	1	0	1	0	0
1	1	0	0	0	1	0
1	1	1	0	0	0	1

a) [2 Pkt.] Welche Standardschaltung wird durch die Wahrheitstabelle repräsentiert?

.....

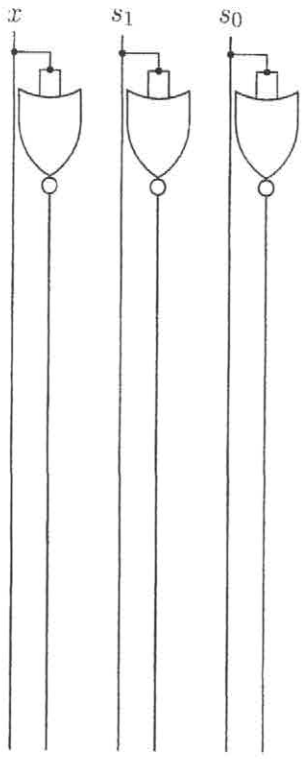
.....

b) [2 Pkt.] Geben Sie für y_0 die kanonisch **disjunktive** und für y_1 die kanonisch **konjunktive** Normalform an:

$y_0 =$ _____

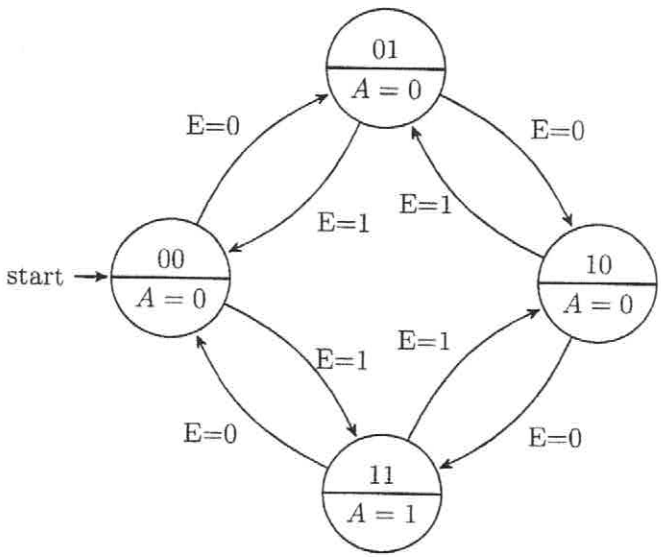
$y_1 =$ _____

c) [3 Pkt.] b) Stellen Sie den in der Wahrheitstabelle dargestellten funktionalen Zusammenhang als Schaltwerk von NOR Gattern dar. Ihnen stehen dafür, zusätzlich zu den in der Skizze (Rückseite) enthaltenen Gattern, vier NOR-Element mit 3 Eingängen zur Verfügung.


x
s_1
s_0

2 Sequenzielles Schaltwerk [10 Pkt.]

Entwickeln Sie einen Automaten, der als umschaltbarer, fortlaufender 2-Bit-Zähler fungiert. Solange die Eingabe $E = 0$ gilt soll aufwärts gezählt werden, für den Fall $E = 1$ soll die Zahlenfolge rückwärts durchlaufen werden. Die folgende Darstellung eines Zustandsautomaten zeigt dieses Verhalten, wobei die Zustände durch die Werte zweier Flip-Flops ($(FG) = [00, 01, 10, 11]$) repräsentiert werden.



a) [4 Pkt.] Erstellen Sie die binäre Zustandfolgestabelle.

Tabelle 1: Binäre Zustandstabelle

Eingabe	aktueller Zustand binär		Folgezustand binär	
E	G	F	$\acute{G}$	$\acute{F}$
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

b) [3 Pkt.] Der Automat soll mit Hilfe von zwei flankengetriggerten D-Flip-Flops umgesetzt werden. Lesen Sie eine Schaltfunktion für deren Eingänge DF und DG ab und vereinfachen Sie diese soweit möglich.

c) [3 Pkt.] Lesen Sie die Schaltfunktion für den Ausgang A ab. Welcher Automatentyp liegt vor? Begründen Sie Ihre Entscheidung.

A = _____

3 Zahlendarstellung [19 Pkt.]

3.1 Dualzahlen [12 Pkt.]

a) [3 Pkt.] Wandeln Sie folgende Zahlen in Dezimalzahlen um:
$a = 101010_{dual}$ $b = 373_{oct}$ $c = 206_{hex}$

a = _____

b = _____

c = _____

b) [3 Pkt.] Wandeln Sie folgende Zahlen in 8 stellige vorzeichenlose Dualzahlen um:
$a = 127_{dec}$ $b = 345_{oct}$ $c = CD_{hex}$

a = _____

b = _____

c = _____

c) [3 Pkt.] Wandeln Sie die folgende beiden vorzeichenbehafteten Dezimalzahlen in Dualzahlen um. Benutzen Sie eine 2er-Komplementdarstellung mit 5 Stellen:

$a = -12 \quad =$ _____

$b = 13 \quad =$ _____

d) [1 Pkt.] Welchen Zahlenbereich (von bis) kann man in der 2er-Komplementdarstellung mit 6 Stellen abdecken?

.....
.....
.....
.....
.....

e) [2 Pkt.] Welchen Vorteil hat die 2er-Komplementdarstellung gegenüber der 1er-Komplementdarstellung?

.....
.....
.....
.....
.....

3.2 Fließkommazahlen [19 Pkt.]

a) [4 Pkt.] Gegeben sei $g = 5.5625$. Stellen Sie g in Fließkommazahlen gemäß IEEE-754 mit einfacher Genauigkeit dar. Diese umfasst neben dem Vorzeichenbit S und dem 8-Bit großen Exponenten E eine Mantisse M mit einer Größe von 23 Bit.

g = _ . _ _ _ _ _ _ _ _ . _

b) [3 Pkt.] Addieren sie die in der letzten Aufgabe bestimmte binäre Fließkommazahl mit der binären Fließkommazahl h=0.01111101.11000000000000000000000! Stellen sie das Ergebnis als Dezimalzahl dar.

$g + h \quad = __.__$

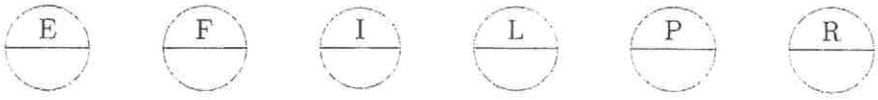
4 Codes

4.1 Huffmann Code [7 Pkt.]

Gegeben sei folgende Zeichenfolge RELIEFPFEILER.

a) [5 Pkt.]Leiten Sie die Huffmann-Codierung anhand der entsprechende Baumstruktur her.

Zeichen	Häufigkeit	Code	Bitanzahl
E			
F			
I			
L			
P			
R			



b) [1 Pkt.] Wieviele Bits sind nötig um die Zeichenfolge mit Huffmann-Codierung darzustellen?

.....
.....

c) [1 Pkt.] Wieviele Bits werden im Vergleich zur 7-bit-ASCII-Darstellung der Zeichenfolge eingespart?

.....
.....

4.2 Hammingcode [4 Pkt.]

Gegeben sei das folgende Codewort eines Hamming-Codes mit gerader Parität, wobei d_n die Datenbits und C_n die Kontrollbits bezeichnet:

7	6	5	4	3	2	1
d_3	d_2	d_1	C_2	d_0	C_1	C_0
1	0	1	**1**	1	**1**	**0**

Stellen Sie fest, ob ein Fehler aufgetreten ist und ermitteln Sie ggf. das korrekte Codewort. Nutzen Sie für die Ergebnisse den vorgefertigten Bereich am Ende dieser Seite.

Es ist ein Fehler aufgetreten: ja / nein

Der Fehler ist im Bit _____ aufgetreten.

Das korrekte Codewort lautet

.....

5 Verständnisfragen [8 Pkt.]

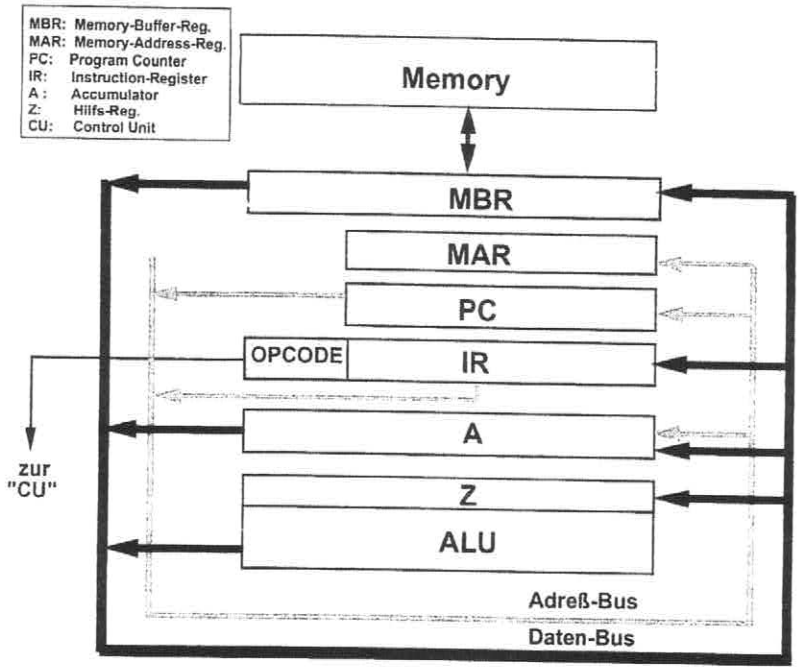
Kreuzen Sie für alle Aussagen an, ob Sie diese für jeweils falsch oder richtig halten. Bewertung: +1 Punkt bei korrekter Antwort -1 Punkt bei falscher Antwort 0 Punkte bei keiner Antwort. Negative Gesamtsummen ergeben für diese Aufgabe 0 Gesamtpunkte.

		ja	nein
1)	Aus den Gesetzen der Booleschen Algebra lässt sich herleiten, dass gilt: $A + \bar{A} \cdot B = A + B$	☐	☐
2)	Das Verhalten eines JK-Flip-Flops bei Eingangsbelegung J=1 und K=1 ist undefiniert	☐	☐
3)	Jede Schaltfunktion lässt sich ausschließlich mit NOR-Gattern realisieren.	☐	☐
4)	Ein Links-Rechts-Schieberegister lässt sich zur Multiplikation und Division einer Zahl mit positiver, ganzzahligen 2er Potenzen benutzen.	☐	☐
5)	Die Ausgabe eines Mealey-Automaten hängt von dem aktuellen Zustand und der Eingabe ab.	☐	☐
6)	Bei der Addition/Subtraktion von Zahlen in der Einerkomplementdarstellung ist unter Umständen mit Abschluss der Operation zusätzlich eine „1“ auf das Ergebnis aufzuaddieren.	☐	☐
7)	Für die 2-er Komplementdarstellungen mit n Bits gilt, dass der Wertebereich für alle $z \in \mathbb{Z}$ auch $-z$ umfasst.	☐	☐
8)	Jede nach dem IEEE-754 Standard dargestellte Fließkommazahl enthält eine Mantisse der Form: 1....	☐	☐

6 Zentrale Recheneinheit [12 Pkt.]

6.1 Programmiermodell [6 Pkt.]

Gegeben sei die Abbildung der in der Vorlesung vorgestellten Register- und Busstruktur eines einfachen Modellrechners.



a) [2 Pkt.] Was versteht man unter dem Programmiermodell einer CPU? Welche Register in der Abbildung gehören zum Programmiermodell.

.....
.....
.....
.....

.....

b) [4 Pkt.] Wie können Befehle innerhalb eines Prozessors umgesetzt werden. Benennen Sie die zwei konträren Konzepte und bewerten Sie diese!

	.....	.....
	.....	.....
Geschwindigkeit	.....	.....
	.....	.....
Flexibilität	.....	.....
	.....	.....

6.2 ALU [6 Pkt.]

a) [2 Pkt.] Erklären Sie den Unterschied zwischen einem Überlauf und einem Übertrag! Welche Bedeutung hat der Überlauf für vorzeichenlose arithmetische Instruktionen?

b) [2 Pkt.] Geben Sie für die vorzeichenbehaftete Addition und den folgenden Bedingungen an, ob ein Überlauf auftritt!

Operation	Operand A	Operand B	Resultat	Überlauf
$A+B$	>0	>0	<0	☐
$A+B$	<0	>0	>0	☐
$A+B$	<0	<0	>0	☐
$A+B$	<0	>0	<0	☐

c) [2 Pkt.] Welche Flags werden im *Condition Code Register* (`CCR`) des 6809 nach einer Addition `ADDA mem` gesetzt, wenn im Akkumulator der hexadezimale Wert 42_{16} und im Speicher (*mem*) der hexadezimale Wert 63_{16} enthalten sind?
Geben Sie dazu die binäre Rechnung der Addition an und füllen Sie danach die angegebenen Bits des `CCR` in Bild 1 an.

N	Z	V	C

Abbildung 1: unteren Bits des Condition Code Register

7 Speicher und Adressierung [11 Pkt.]

7.1 Adressierung[5 Pkt.]

In der folgenden Abbildung ist der Inhalt einiger Prozessorregister eines MC6809 sowie ein Auszug aus dem Speicher dargestellt.

Speicher

	...
10	11
11	16
12	11
13	11
14	15
15	10
16	13
17	00
	...

Register

X	10
Y	15

Welche Adressierungsarten beschreiben die folgenden Programmfragmente und welcher Wert wird bei Ausführung dieser Fragmente in das Register A geladen?

	Register *A*	**Adressierungsart**
`LDA #14`		
`LDA 16`		
`LDA [12]`		
`LDA [03,X]`		
`LDA [0,-Y]`		

7.2 Anwendung [6 Pkt.]

Für die Berechnung des Ausdruckes $d = 4 \cdot b - 12_{dec}$ legen Ihnen zwei Programmierer unterschiedliche 6809 Assemblerprogramme vor. Gehen Sie dabei davon aus, dass der Wert "b" im Register B liegt, das Ergebnis soll in Register D abrufbar sein.
Hinweis: Das 16-Bit D-Register wird durch die beiden 8-Bit A und B-Register gebildet, wobei das A-Register die höherwertigen Anteile beinhaltet.

a) Prüfen Sie die Korrektheit der Implementierungen und benennen sie den Fehler.

```
1 LDA  #4
2 MULD
3 SUBD #12
```

```
1 LDA  #0  // Sicherstellen dass in A eine 0 steht
2 ASLB     // Linksshift von b
3 ADCA #0  // Carry sichern
4 ASLB     // Linksshift von b
5 ADCA #0
6 SUBD #12
```

b) Die nachfolgende Tabelle enthält alle dafür nötigen Assemblerbefehle und gibt zusätzlich den Programmspeicherbedarf und die Ausführungsdauer (in Taktzyklen) an.

Befehl	Instruktions-bytes	Ausführungs-dauer
LDA	2	2
ASLB	1	2
SUBD	3	4
MUL	1	11
ADCA	2	2

Bewerten Sie die beiden Implementierungen hinsichtlich Ausführungsdauer und Programmspeicherbedarf.

.....
.....
.....
.....
.....
.....
.....
.....
.....

8 CISC/RISC [7 Pkt.]

Gegeben seien die spezifischen Ausführungsparameter von zwei equivalenten Binärprogramme zweier verschiedener Maschinen (*A und B*). Beide benötigen zur Ausführung eine unterschiedliche Anzahl von Instruktionen (*Instruction Count: IC*) und unterschiedlich viele Takte.

	IC	Taktrate (R)	CPI
Maschine A	180	$\frac{1}{50\mu s}$	2
Maschine B	200	$\frac{1}{50\mu s}$	1.5

a) [2 Pkt.] Geben Sie an, welche Architektur Maschine A bzw. Maschine B repräsentiert! Begründen Sie Ihre Antwort!

b) [3 Pkt.] Welche Maschine hat die kürzere Ausführungszeit (*Computation Time: CT*) und ist damit schneller? Geben Sie das Verhältnis der Ausführungszeiten von A/B an!

c) [1 Pkt.] Welchen Ansatz verfolgen CISC-Prozessoren, um den Zugriff auf den Speicher zu minimieren?

d) [1 Pkt.] Welchen Ansatz verfolgen RISC-Prozessoren, um den Zugriff auf den Speicher zu minimieren?

.....
.....

9 Pipelining [9 Pkt.]

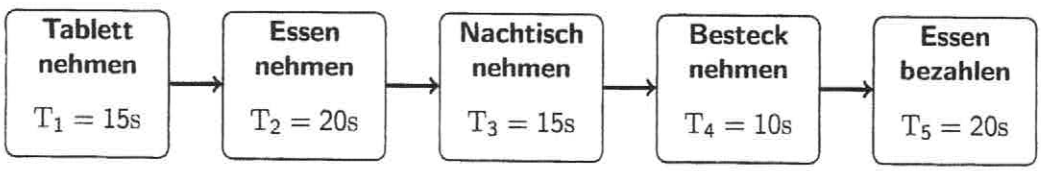
9.1 Struktur [5 Pkt.]

a) [3 Pkt.] Nennen Sie die charakteristischen Phasen der Befehlsausführung, durch die die Struktur einer Pipeline definiert ist. Machen Sie dabei die richtige Reihenfolge kenntlich.

b) [2 Pkt.] Was sind die grundsätzlichen Pipeline-Hindernisse? Geben Sie jeweils mindestens eine Möglichkeit zur Verhinderung dieser an.

9.2 Anwendung [4 Pkt.]

Verschiedenste Vorgänge der realen Welt können als Pipeline Prozesse betrachtet werden. So werden in einer Kantine die auszugebenden Essen in einem fünfstufigen Prozess an einem Fließband zusammengestellt. Im Einzelnen werden dafür die folgenden Arbeitsschritte durchgeführt:



a) [1 Pkt.] In welchen Zeitabständen wird ein Essen bezahlt?

b) [1 Pkt.] Nach welcher Zeit wurde das 100. Essen bezahlt?

c) [1 Pkt.] Wie lange hätte die Ausgabe der 100 Essen ohne Fließband gedauert?

d) [1 Pkt.] Welche Beschleunigung wurde durch die Fließbandverarbeitung erzielt (*Angabe als vereinfachter Bruch*)?

10 Verständnisfragen [6 Pkt.]

Kreuzen Sie für alle Aussagen an, ob Sie diese für jeweils falsch oder richtig halten. Bewertung: +1 Punkt bei korrekter Antwort -1 Punkt bei falscher Antwort 0 Punkte bei keiner Antwort. Negative Gesamtsummen ergeben für diese Aufgabe 0 Gesamtpunkte.

		ja	nein
1)	Die Breite eines Mikroprogammwortes bei der horizontalen Mikroprogrammierung ist größer als bei der vertikaler Mikroprogrammierung.	☐	☐
2)	Der Zugriff auf den Inhalt eines Registers dauert genau so lange wie der Zugriff auf eine Speicherstelle.	☐	☐
3)	Die Länge von RISC Befehlen schwankt stark.	☐	☐
4)	Ein Assemblerprogramm ist von der Prozessorarchitektur unabhängig.	☐	☐
5)	CISC-Prozessoren verwenden die Konzepte der Mikroprogrammierung.	☐	☐
6)	Mehrzyklenbefehle werden vorwiegend in RISC- und nicht in CISC-Prozessoren integriert.	☐	☐